

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**



[12] 发明专利申请公开说明书

[21]申请号 95120426.2

[51]Int.Cl⁶

H01B 3/10

[43]公开日 1996 年 11 月 6 日

[22]申请日 95.12.22

[30]优先权

[32]94.12.23[33]KR[31]36443 / 94

[71]申请人 韩国科学技术研究院

地址 韩国汉城

[72]发明人 金润镐 金孝泰

[74]专利代理机构 北京市中原信达知识产权代理公
司

代理人 王达佐

权利要求书 2 页 说明书 10 页 附图页数 4 页

[54]发明名称 介电组合物该组合物的多层陶瓷电容器
及其制造方法

[57]摘要

本发明公开了一种低温烧结介电组合物，它具有较高的介电常数，在 $[95\text{PMN}-5\text{PT}]-x(\text{PbO})-y(\text{CaO})-z(\text{CuO})$ 中， $x=2-4$ 摩尔%， $y=0.5-3.0$ 摩尔%以及 $z=3-5$ 摩尔%。

权利要求书

1. 一种低温烧结介电组合物 $[95\text{PMN}-5\text{PT}]-x(\text{PbO})-y(\text{CaO})-z(\text{CuO})$ ，它具有较高的介电常数，其中 $x=2-4$ 摩尔%， $y=0.5-3.0$ 摩尔%以及 $z=3-5$ 摩尔%。

2. 一种多层陶瓷电容器，它具有权利要求 1 所说的介电组合物并具有由 CuO 制成的内部和外部电极。

3. 制造多层陶瓷电容器的方法，它包括步骤：

形成一种料浆，从而带式浇铸介电陶瓷组合物的细粉末；

将该料浆制成板状形式并且印刷铜内部电极的式样；

将经过印刷的板干燥、叠层、加压并切割，从而制得基片；

将未烧结基片中的有机粘结剂烧尽，以进行预烧结；

在烧结之前将基片的边缘倒角；

在边缘经过倒角的预烧结基片上形成铜外部电极；

装料并在还原窑炉中将基片烧结；以及

在烧结的冷却过程中进行再还原。

4. 权利要求 3 所述的制造多层陶瓷电容器的方法，其中在形成用于带式浇铸的料浆的过程中，该料浆的组份比为介电粉末：粘结溶液=64.0：36.0。

5. 权利要求 3 所述的制造多层陶瓷电容器的方法，其中在印刷外部电极的步骤中，该铜浆料的组份比为 CuO 粉十

末：粘结溶液=67.0：33.0。

6. 权利要求 3 所述的制造多层陶瓷电容器的方法，其中在形成外部电极的步骤中，用于外部电极的铜浆料的组份比为 CuO 粉末：粘结溶液：介电粉末=72.0：25.0：2.5。

说明书

介电组合物和该组合物的多层陶瓷电容器及其制造方法

本发明涉及具有高介电常数的低温烧结介电组合物,采用该组合物的多层陶瓷电容器及其制造方法,更进一步地说,涉及具有高介电常数、抗还原特性和低温烧结性能的介电组合物,采用该组合物的具有铜内部电极的多层陶瓷电容器及其制造方法。

近来,除了电子零件和高频电路的高度集成以外,人们还要求电容器具有较高的电容和更小的尺寸。这就对多层陶瓷电容器(下文称为 MLC)提出了更高的要求。更小尺寸和更高密度的 MLC 要求其介电膜更薄并且更多地叠层以及具有更高的介电常数。因此,必须对介电材料的偏流和信号电压的特性进行改进,以抵抗由于采用廉价内部电极和薄膜构造而引起的介电性能的下降。

因此,本发明的目的在于降低高电容多层 MLC 的制造成本并且采用廉价内部电极和高介电常数的介电陶瓷组合物提高其介电特性。

为了实现本发明的目的,本发明提供了具有高介电常数和抗还原特性的低温介电组合物以及利用该组合物制造具有铜内部电极的 MLC 的方法。

图 1 是本发明的多层陶瓷电容器的横截面图；

图 2 表示在本发明的有机粘结剂烧尽和预烧结过程的温度曲线；

图 3 表示在本发明的烧结过程中样品的装载情况；

图 4 是本发明的还原气氛烧结系统的方框图；以及

图 5 表示本发明的烧结温度曲线。

下面将参照附图对本发明的优选实施方案进行描述，但是本发明的并不限于这些方案。

一般说来，为了采用基础金属，如镍或铜作为 MLC 内部电极，必须在低氧气分压，即还原气氛下对这些基础金属进行烧结，以防止在烧结过程中发生氧化。Cu 的熔点为 1083°C ，因此当将 Cu 用于内部电极制造过程中时，其烧结温度必须至少比熔点低 50°C 。当采用 Cu 作为内部电极时，该介电陶瓷应在在 900°C 下氧气分压为 10^{-3}Pa 的还原气氛中。选择 Cu 作为内部电极材料的原因在于它具有比基础金属，如镍、铁和钴更高的平衡氧气分压，因此对介电常数具有较小的作用。

为了对使该介电材料还原的氧气分压进行限制，当在形成该介电材料的元素中最易还原的元素具有从高价至低价的价态时，应该考虑此时的平衡氧气分压。对于采用铜作为内部电极的 MLC 来说并且考虑到该介电体的抗还原特性，该介电材料必须不能被还原直到低于铜的平衡氧气分压的氧气分压低于烧结温度为止，并且还必须具有较高的电阻率。

J. Kato 指出对于 PMN—PT—PNW 组合物,过量的 A—位或加入碱土金属可以产生抗还原特性。对于过量的 A—位,可以加入过量的 Pb 或用 Ca 代替 Pb。已经知道可以用 Ba 或 Sr 来代替 Ca,以达到同样的效果。

在本发明中,为了确保 Pb 基介电组合物具有抗还原特性,同时采用过量的 A—位和加入碱土金属。更具体地说,作为抗还原剂,出于抗还原性考虑可以向基础 PMN—PT 组合物中加入 2 摩尔%以上的 PbO 和 0.5—3.0 摩尔%的 CaO。此外,作为烧结助剂和烧绿石相形成的抑制剂,可以将 CuO 加入以形成一种液相(由于 PbO—CaO—CuO 的低共熔点),从而降低烧结温度和抑制烧绿石相的形成,以提高介电常数。下面将描述制造本发明的介电陶瓷组合物的方法。

作为起始物料,采用 PbO、MgO、Nb₂O₅、TiO₂ 和 CuO 试剂。对于以微量加入的 CaO,可以采用 CaCO₃ 以达到均匀混合。

首先,在将起始物料变成粉末并且在 120℃ 下干燥 12 小时且称重以后,将其在带有氧化锆球和罐的离心行星式球磨机中湿混 1 小时。将 MgO 和 Nb₂O₅ 混合并在 1100—1200℃ 下烧结以形成铌铁矿前体(MgNb₂O₆)。将该前体在 900℃ 下与 PbO 反应 2 小时,从而形成 Pb(Mg_{1/3}Nb_{2/3})O₃(下文称为 PMN)。通过以 1:1 的比例混合 PbO 和 TiO₂ 并且在 800℃ 下将该混合物烧结 2 小时可以制得 PbTiO₃。在本发明中,烧结的加热速度为 300℃/小时。

将上述两种主要组合物以 PMN:PT=95:5 混合并干

燥,同时向其中加入 2—4 摩尔% PbO 、0.5—3 摩尔% CaO 和 3—5 摩尔% CuO 。将所得到的物质在 $750-850^{\circ}\text{C}$ 下烧结 2 小时。然后将烧结过的粉末粉碎并干燥 2 小时。然后向其中加入 2%重量 PVA 粘结剂,并且制成直径为 10 毫米、厚度为 1.2 毫米的圆片状样品。将这些样品在空气中在 $810-1100^{\circ}\text{C}$ 下烧结,然后在还原气氛中(作为冷却过程)在 800°C 、氧气分压 PO_2 为 10^{-11} 大气压下烧结 1 小时。将银浆涂覆在样品的两面上,然后在氮气气氛下在 600°C 下烧结 10 分钟,从而形成电极。

在 1 千赫兹电容条件下在装料 1 分钟以后,利用 LCR 测量仪和高电阻测量仪对完成的样品测试在常温(20°C)下的 1V_{rms} 的损耗因子以及 50VDC 的绝缘电阻。下表 1 表示这些组合物的例子及其介电性能。

表 1. $[95\text{PMN}-5\text{PT}]-x(\text{PbO})-y(\text{CaO})-z(\text{CuO})$

组合物的介电性能

	添加剂(摩尔%)			烧结温度 (°C)	介电性能		
	x(PbO)	y(CaO)	z(CuO)		介电常数	介电损耗 (%)	绝缘电阻 (Ωcm)
1	0	0	0	1100	16500	2.4	9×10^3
2	2.0	0.5	0	1000	13100	1.4	8×10^{10}
★3	2.0	0.5	3.0	900	14700	1.5	1×10^{11}
★4	2.0	0.5	5.0	900	14200	1.8	9×10^{10}
5	2.0	1.0	0	950	11800	1.0	4×10^{11}
★6	2.0	1.0	3.0	875	13500	1.2	1×10^{11}
★7	2.0	1.0	5.0	875	16100	1.6	9×10^{10}
8	2.0	3.0	0	950	8000	0.6	2×10^{12}
9	2.0	3.0	3.0	845	11300	0.8	6×10^{11}
10	4.0	3.0	5.0	845	12600	1.3	8×10^{10}
★11	4.0	0.5	0	950	12800	1.2	6×10^{11}
★12	4.0	0.5	3.0	845	15400	1.5	8×10^{10}
13	4.0	0.5	5.0	845	14700	1.6	8×10^{10}
14	4.0	1.0	0	950	10900	0.7	8×10^{11}
★15	4.0	1.0	3.0	810	13200	1.2	2×10^{11}
★16	4.0	1.0	5.0	810	12700	1.4	9×10^{10}
17	4.0	3.0	0	900	7700	0.5	1×10^{12}
18	4.0	3.0	3.0	810	10600	0.9	4×10^{11}
19	4.0	3.0	5.0	810	9800	1.1	3×10^{11}

★表示本发明权利要求书的范围。

如表 1 中所示,可以看出仅仅通过加入 0.5% 重量的 CaO 就可以获得绝缘电阻超过 $10^{10} \Omega\text{cm}$ 的抗还原特性。但是,当加入 1.0% 重量的 CaO 时,介电常数下降,抗还原特性增加而且烧结温度降低。同时,当加入 PbO 和 CuO 时,烧结温度降低到 810°C 。当将它们大量(超过 3% 摩尔)加入时,可以看到介电常数和绝缘电阻稍微有些降低。

下面将描述采用这种介电陶瓷组合物的 MLC。

参见图 1,本发明的 MLC 包括介电层 1、内部电极 2 和外部电极 3。对于介电层 1,在上述抗还原组合物中具有特别好的介电特性的组合物中选出组合物 $[95\text{PMN}-5\text{PT}]-4(\text{PbO})-0.5(\text{CaO})-3(\text{CuO})$ 。该组合物的混和方法与前面所述的相同。

将混和粉末粉碎 2 小时使之成为平均颗粒直径低于 1 微米的细粉。制备料浆,从而作为用于 MLC 的厚膜而带式浇铸该细粉末。该料浆的组份比为介电粉末:粘结溶液 = 64.0 : 36.0。

该粘结溶液是聚乙烯醇缩丁醛类型中的一种,并且对于该溶剂介质来说,采用其中甲苯和乙醇分别以 15% 重量:85% 重量的比例混合的一种溶剂系统。在本发明中,约 0.2% 重量的邻苯甲酸二正丁酯作为增塑剂而加入。该料浆中介电粉末的体积比约为 55% 体积。利用刮粉刀法,用该料浆在 PE 模上形成 30 微米厚的板。

对于用来制造铜内部电极 2 的浆料的起始物料来说,可

以采用直径为 1 微米的 CuO 粉。对于外部电极 3 来说,可以采用直径为 3—5 微米的粗颗粒的 CuO 粉。采用 Vehicle # 424(Electro—Science Lab. ,USA)作为有机粘结溶液。用作内部电极的 CuO 浆料的组份比为 CuO 粉: 粘结溶液=67.0 : 33.0。在本发明中,采用松节油来控制料浆的最终粘度。

利用用于 1206 尺寸(EIA STD 尺寸;L=0.12 英寸,W=0.06 英寸)的 MLC 图,利用不锈钢 400 目网印刷内部电极 2。在 80℃下,将该印刷板干燥 4 小时,然后叠合形成 6 层活性介电层。将所得到的产物在 4000 帕斯卡压力下等压压制并采用自动钻石轮划片机将其切割成基片。然后将这些未经过烧结的坯体基片放入炉中,烧光其中的有机粘结剂。该有机粘结剂烧尽和预烧结温度如图 2 中所示。

本发明的特征在于在烧结过程中有一个预烧结工艺。利用这种预烧结,第一,未烧结的基片具有合适的机械强度,从而在主烧结之前进行边缘倒角或去棱过程,从而与用于外部电极的氧化铜料浆相粘连。第二,该预烧结防止由于外部冲击而引起的损伤或细裂纹。第三,可以尽可能地完全除去有机粘结剂或碳酸钙的碳残渣,防止由于还原烧结而使绝缘电阻下降。

在烧结之前的基片边缘倒角过程中,由于倒角时间从常规所需的 2—6 小时缩短到 10—20 分钟(由于预烧结的陶瓷具有较低的强度)而使生产率获得极大提高。此外,基片在柔软状态下抛光,与抛光在烧结之后变硬的基片上进行的常规方法相比几乎可以消除边缘的破碎,从而改善了基片产率。

将边缘经过抛光的预烧结基片进行超声洗涤,并且将氧化铜浆料粘附在它上面,从而形成外部电极 3。用于外部电极的氧化铜浆料是轻度多孔的,从而在烧结过程中使陶瓷基体的应力降至最小。为了与该陶瓷基体相粘结,采用比用于内部电极的氧化铜浆料更粗的 3—5 微米的氧化铜粉。加入少量(2.5%重量)的介电粉末,从而在烧结过程中与该介电陶瓷相匹配。用于本发明的外部电极的氧化铜浆料的组份比为 CuO 粉:粘结溶液:介电粉末=72.0:25.5:2.5。

在用于本发明的内部和外部电极的氧化铜浆料组合物中,氧化铜粉通过在本发明所说的合适烧结温度范围内的反应烧结作用而充分烧结。为此,无须添加剂,如玻璃熔块以帮助该烧结过程。

在还原气氛的窑炉中将与外部电极相粘结的预烧结基片烧结。该样品的安装结构如图 3 中所示。这些样品放在莫来石匣钵中,该匣钵上施加了组成与样品相同的烧结粉末。

参照图 4,本发明的还原烧结窑炉系统将氧气分压控制在 800°C 下。该控制温度是通过加入了 6% 摩尔的氧化钇的稳定氧化锆氧气敏感器而测定的,采用小型池炉,并且发现 800°C 可以进行最佳的控制。其原因在于本发明的主要成份是 PbO,因此由于与该氧气敏感器相连的 Pt 电极与在烧结过程中蒸发的少量氧气 PbO 起反应而使该敏感器的功能变次,从而不能精确控制氧气分压。本发明的氧气分压控制的优点在于延长了该氧气敏感器的寿命。

将在该小型池炉中混合的气体供入主要烧结炉中。在本

发明中用于氧气分压控制的混合气体是 $H_2-N_2-H_2O$ 。在本发明中,将镍—铬金属丝围绕该连结气体而缠绕,以保证其温度在 $100^{\circ}C$ 以上,从而防止由于因冷却而引起的管道的冷凝而导致氧气分压变化(当受该氧气分压控制的混合气体流入该烧结炉中时)。本发明所用的烧结工艺如图 5 中所示。

下表 2 表示具有通过本发明烧结工艺烧结的铜内部电极的 MLC 样品的介电特性。

表 2. 具有铜内部电极的 MLC 的介电性能

实施例	添加剂(摩尔%)			烧结温度 ($^{\circ}C$)	介电性能		
	x(PbO)	y(CaO)	z(CuO)		介电常数	介电损耗 (%)	绝缘电阻 (Ωcm)
1	2.0	0.5	3.0	900	13500	2.6	7×10^9
2	2.0	0.5	5.0	900	12900	3.1	2×10^9
3	2.0	1.0	3.0	875	13600	2.8	1×10^{10}
4	2.0	1.0	5.0	875	14200	2.9	8×10^9
5	4.0	0.5	3.0	875	13400	3.3	6×10^9
6	4.0	0.5	5.0	845	15200	2.7	8×10^9
7	4.0	1.0	3.0	810	13800	2.2	4×10^9
8	4.0	1.0	5.0	810	12100	2.4	1×10^9

如表 2 中所示,可以看出经过还原烧结的 MLC 的介电性能低于表 1 中的单板圆片电阻器的介电性能。这是因为在充电温度范围内扩散到介电层中的氧化铜在还原期间部分还原,从而降低了总的介电绝缘电阻。因此,在内部电极还原

之后,本发明在 400℃(它是用于冷却的低温度)左右进行 2 小时再氧化,从而提高绝缘特性。用上述方法制得的铜内部电极 MLC 的介电性能示于下表 3 中。

表 3. 再氧化的铜内部电极的介电性能

实施例	添加剂(摩尔%)			烧结温度 (℃)	介电性能		
	x(PbO)	y(CaO)	z(CuO)		介电常数	介电损耗 (%)	绝缘电阻 (Ωcm)
1	2.0	0.5	3.0	900	12400	1.9	3×10^{10}
2	2.0	0.5	5.0	900	12000	2.9	1×10^{10}
3	2.0	1.0	3.0	875	13100	2.2	4×10^{11}
4	2.0	1.0	5.0	875	15200	2.2	2×10^{11}
5	4.0	0.5	3.0	845	12900	1.7	8×10^{10}
6	4.0	0.5	5.0	845	14500	2.0	8×10^{10}
7	4.0	1.0	3.0	810	13300	1.8	5×10^{11}
8	4.0	1.0	5.0	810	12200	1.9	2×10^{11}

如上所述,本发明的特点在于第一可以在低于 810℃的较低温度下进行烧结,第二具有超过 12000 的介电常数、低于 3%的介电损耗和 $10^9 \Omega \text{cm}$ 的绝缘电阻,第三采用廉价基础金属铜作为内部电极和外部电极的材料,从而可以与该介电组合物一起在还原气氛中同时烧结,第四通过在还原气氛烧结工艺的冷却过程中进行再氧化而提高绝缘电阻。

说明书附图

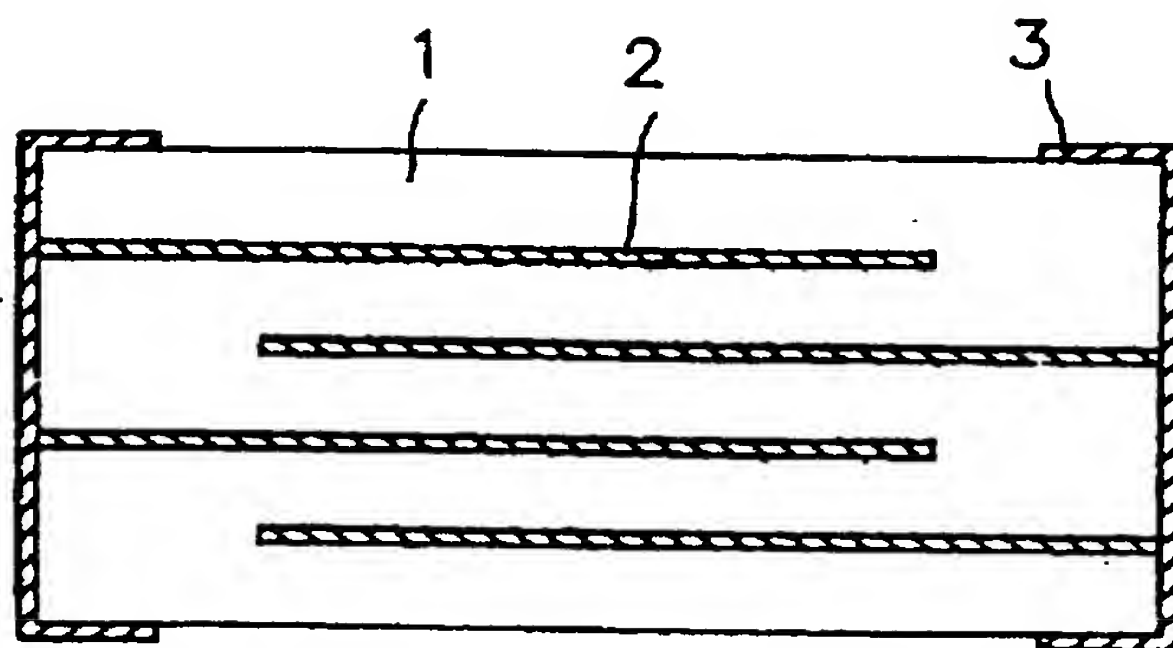


图 1

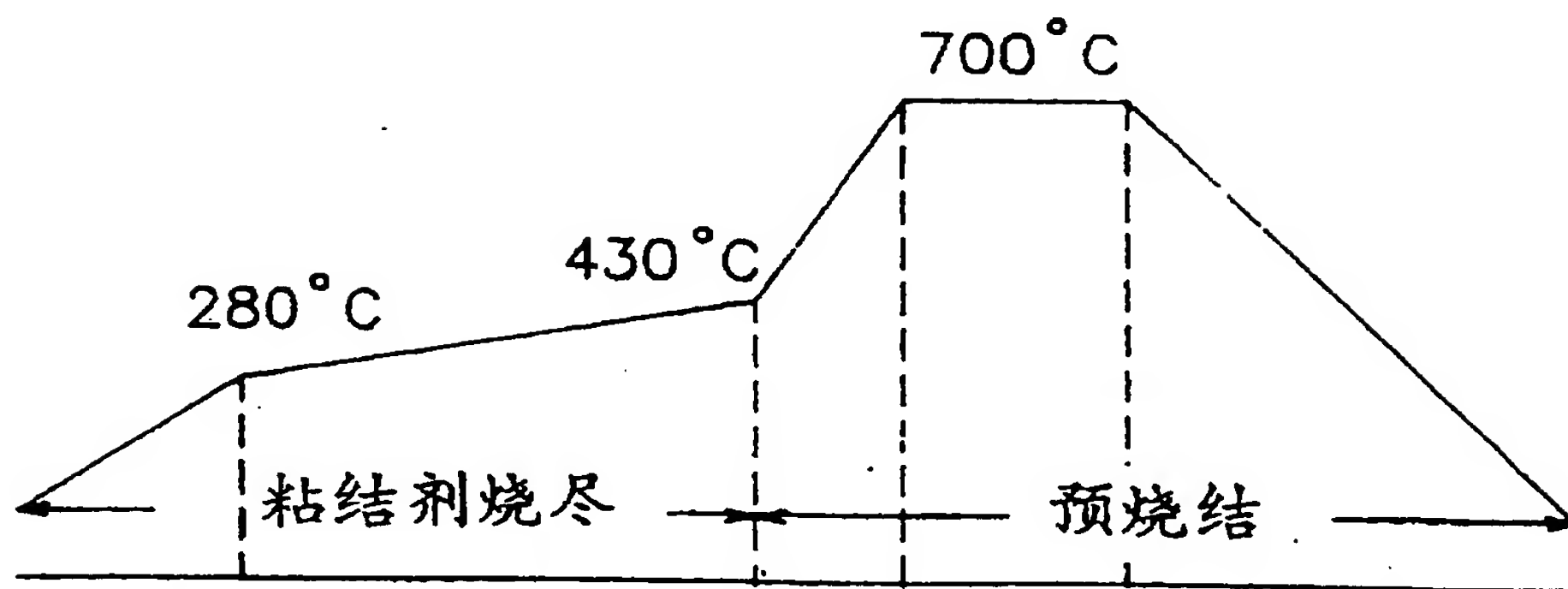


图 2

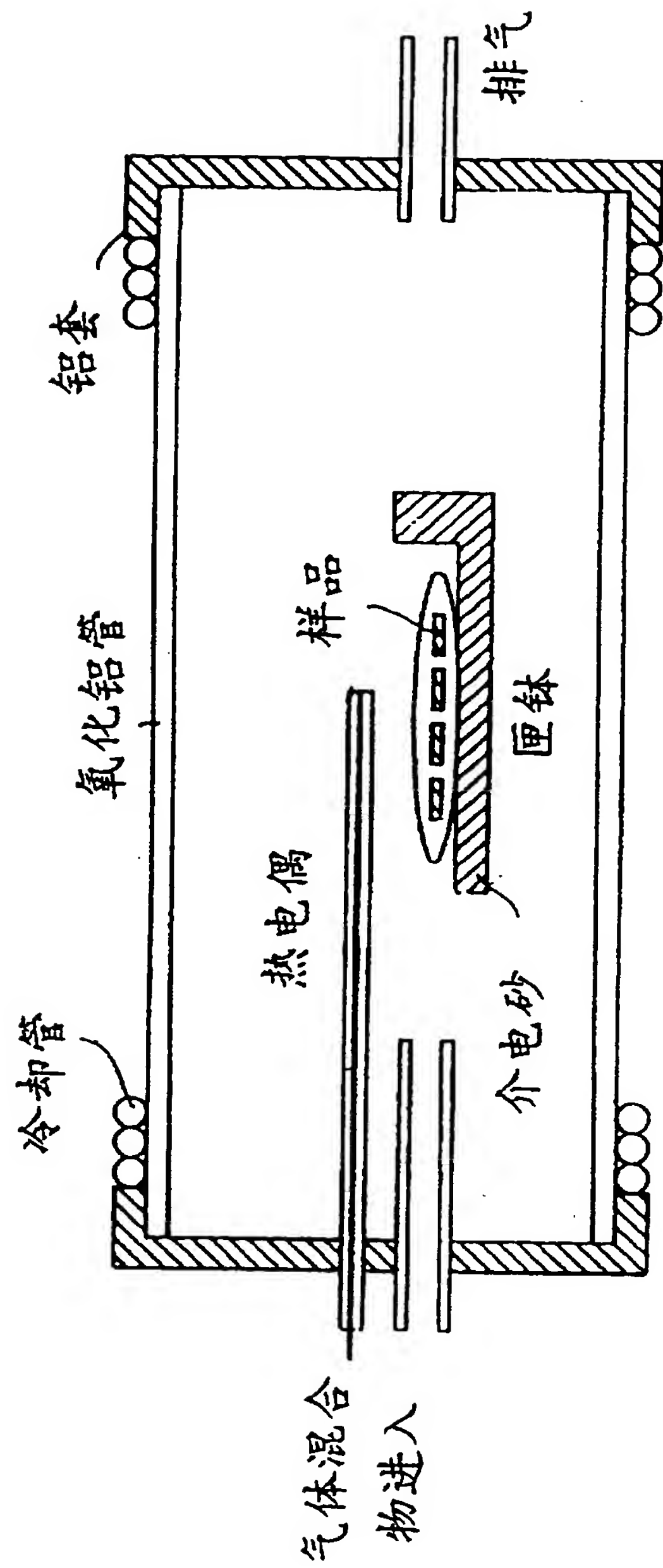


图 3

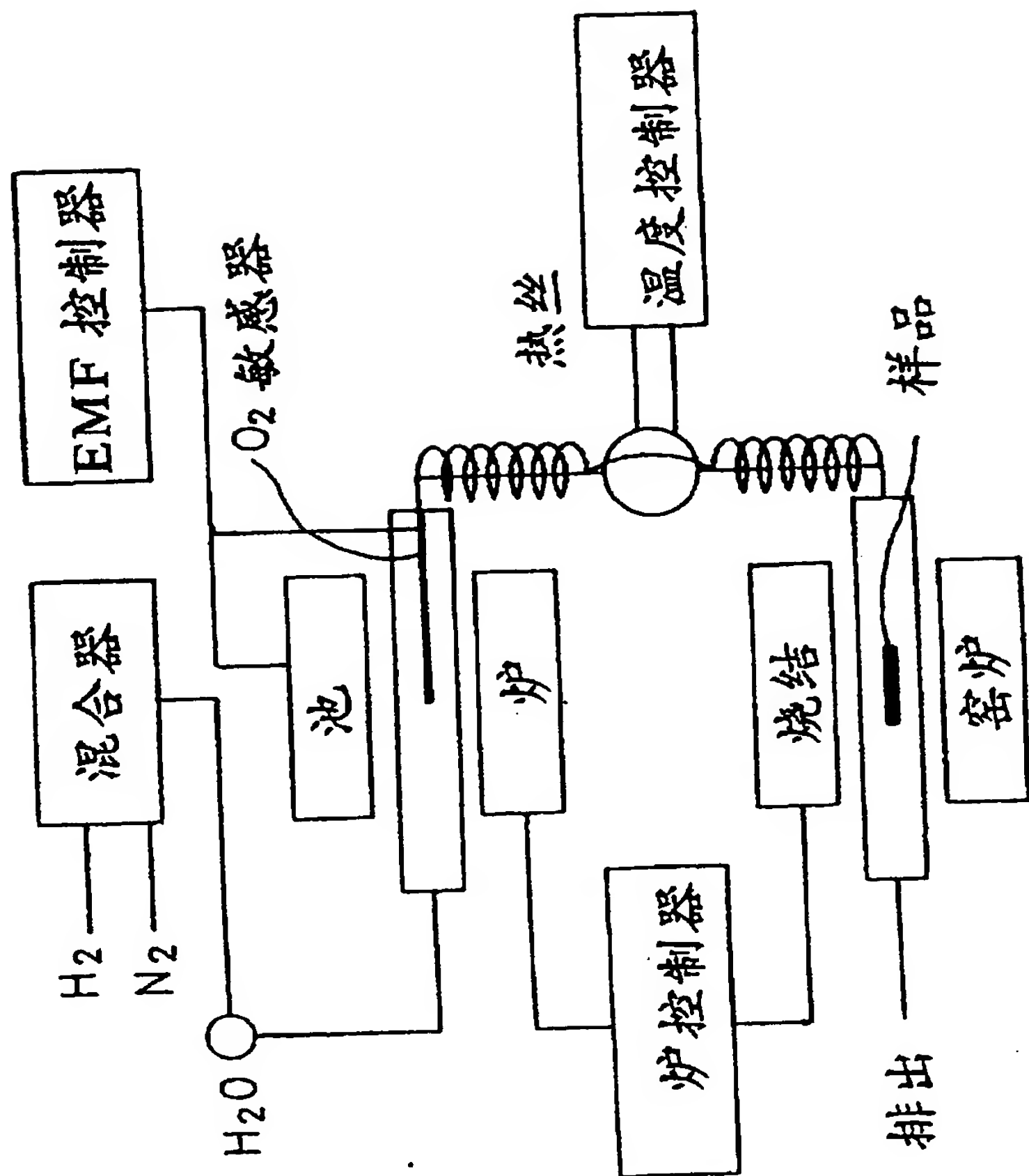


图 4

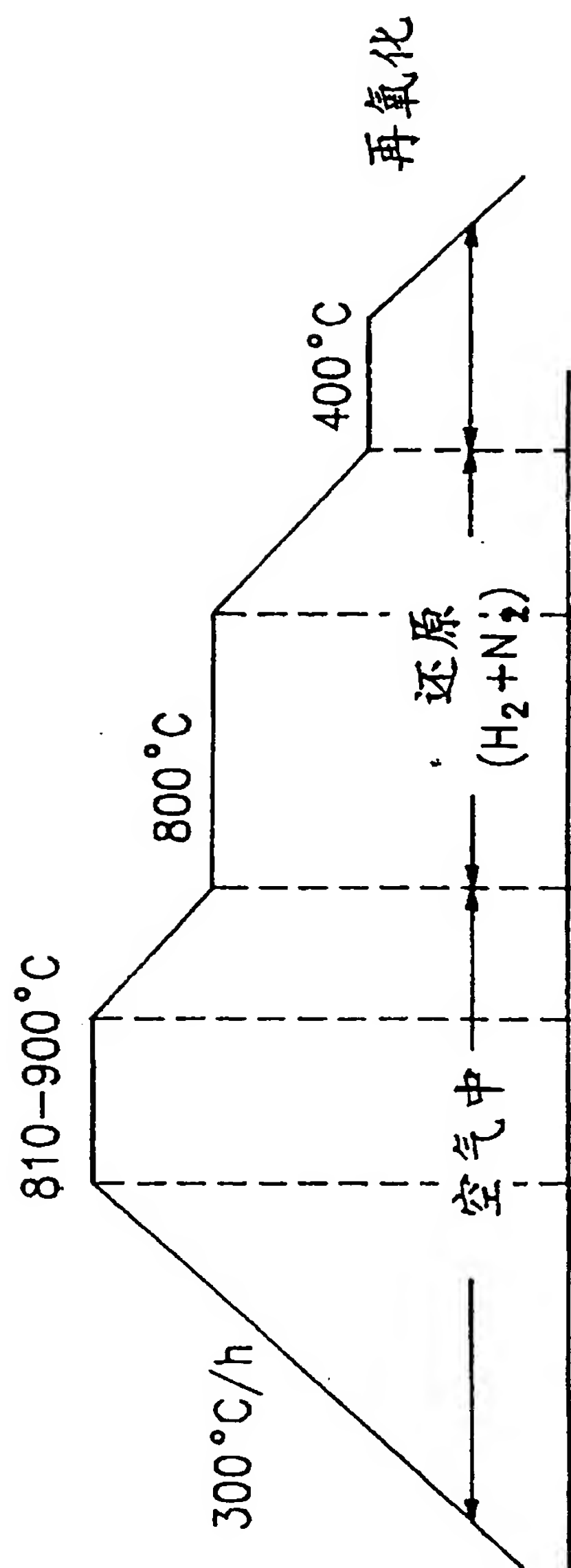


图 5

THIS PAGE BLANK (USPTO)